

无互联线逆变器并联系统中并机控制系统的设计

阚加荣, 吴云亚

(盐城工学院 电信学院, 江苏 盐城 224051)

摘要:介绍了逆变器无互联线并联系统中单台逆变器切入交流母线的工作原理。设计了基于DSP控制的并联切入系统的整体框架,在此框架内比较了几种判断交流母线有无电压方法,并分别分析了这几种方法的优点和缺点,在此基础上提出了一种全新的判别方法,此方法与数字锁相环结合控制,大大节约了逆变器并联系统硬件成本和软件资源,取得了良好的控制效果。

关键词:逆变器;并联;切入控制;数字锁相环

中图分类号:TM464;TN86 **文献标识码:**A

文章编号:1671-5322(2008)04-0050-04

当前,交流电源供电方式正由集中式向分布式发展,而分布式供电系统的技术核心之一是模块化电源的并联技术。相对于单台大功率的逆变器而言,采用多台逆变器并联来扩大供电系统的容量有很多优点,最突出的优点就是它实现了稳定可靠的冗余供电。

在众多的逆变器并联控制方案中,采用电压幅值和频率下垂特性控制^[1]是一种有效的控制方案。无互联线逆变器并联控制方案中单台逆变器切入并联系统之前必须判断系统的交流母线是否有电压。如果交流母线没有电压,则逆变器直接切入并联系统;如果交流母线上有电压,则必须通过数字锁相环进行锁相,否则采用下垂特性控制的逆变器之间会因环流远远大于负载的电流而使得并联失败。所以,判别交流母线有无电压和数字锁相环的设计就是无互联线逆变器并联切入系统研究的关键^[2-3]。

传统的并联切入系统将判断交流母线是否有电压和数字锁相环的设计相互独立开来,从而增加了系统设计的硬件成本和占用了数字芯片的大量资源。针对传统并联切入系统应用于无互联线逆变器并联系统所出现的弊端,本文在前期工作^[4]的基础上,提出了一种采用TMS320LF2407型DSP实现的并机控制系统。其中,利用DSP中的计时器和捕获口检测交流母线是否有电压,由于锁相环也需采用计时器和捕获口来检测交流母

线电压的周期值和逆变器与交流母线的相位差,所以该方法可以大大提高数字控制芯片的运行效率,并可以减少硬件成本的投入,具有明显优点。

1 无互联线逆变器并联切入系统概述

无互联线逆变器并联系统如图1所示,逆变器1和逆变器2都通过开关连接到交流母线上。

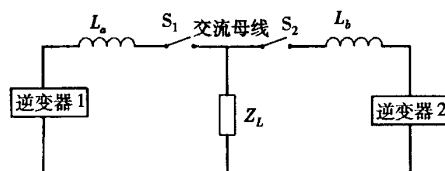


图1 并联系统示意图

Fig. 1 The sketch map of parallel inverters

图中 L_a, L_b 为单台逆变器的输出感抗和单台逆变电源至公共负载的线路感抗之和; S_1, S_2 为切入系统控制的逆变器并联运行开关。当一台逆变器工作时,先检测交流母线上的电压,如交流母线上没有电压,则逆变器直接闭合开关 S 工作;如交流母线上有电压,则锁相环工作,使逆变器向交流母线锁相,锁相完成后,闭合开关使逆变器并联运行,锁相环退出工作^[4]。

锁相环^[2]一般由鉴相器、环路滤波器、压控振荡器以及分频器组成,其结构框图如图2所示。其基本工作原理是鉴相器检测出逆变器并联母线

收稿日期:2008-09-10

作者简介:阚加荣(1979-),男,江苏盐城人,硕士,助教,主要研究方向为电力电子技术。

万方数据

电压和单台逆变器的输出电压的相位差后,输出与相位差成比例的电压信号,经过环路滤波器后输出的电压信号去控制压控振荡器,从而改变系统内部同步信号的频率和相位,使之与交流母线上的电压一致。在实际的系统中,对应的压控振荡器就是逆变器。

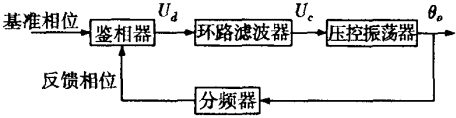


图 2 锁相环基本结构图
Fig. 2 The basic configuration diagram of PLL

2 并联切入控制系统的设计

2.1 并联切入控制系统的硬件结构

无互联线逆变器并联系统中各单台逆变器的控制芯片采用 TMS320LF2407A,它是 TI 公司推出的一款定点 DSP 控制器,芯片内有两个事件管理器 EVA、EVB。系统中 EVA 用来实现对逆变器输出电压的瞬时控制,EVB 用来实现判别交流母线有无电压,如果交流母线有电压,则 EVB 还需要检测出单台逆变器输出电压与交流母线电压之间的相位差。逆变器并联切入系统的示意图如图 3 所示。可以利用 EVB 模块与它相关的捕获单元引脚 CAP4 口和 CAP5 口对交流母线电压频率和相位差进行检测,根据相位差值求得下一工频周期 EVA 模块中计时器 T1 的周期值来改变逆变器的输出频率进行相位的跟随。如 CAP5 口在

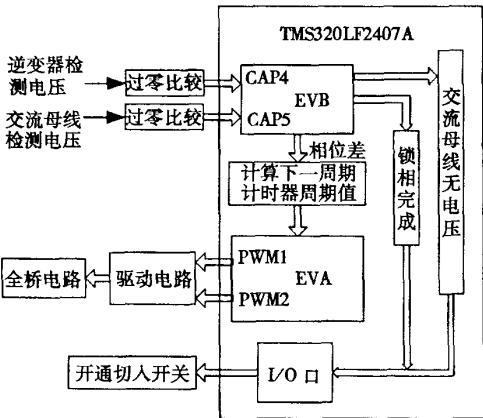


图 3 DSP 控制并联切入系统示意图
Fig. 3 The sketch map of the Cut - in System of Parallel Inverters

一段时间内未检测到方波信号,则直接使 L/O 口

输出高电平以接通切入开关。
过零比较电路采用电压比较器将逆变器的检测电压和交流母线检测电压转换成对应的方波,DSP 的捕获口采集方波信号以确定交流母线是否有电压或计算逆变器输出电压与交流母线之间的相位差。

由于 MOSFET 的开关速度较快,图 1 中的切入开关 S1 或者 S2 常用双 MOSFET 串联,但因为 MOSFET 存在通态电阻,一方面在系统重载时会在 MOSFET 上有较大的压降而使逆变器并联输出端的外特性较软,另一方面由于各 MOSFET 的漏源两端之间呈现阻性而影响逆变器单元有功功率和无功功率的分配^[5]。所以本文中采用电磁继电器作为切入开关,虽然继电器有几十毫秒的闭合动作延时,但锁相环采用的是先快后慢的控制策略^[4],所以对系统的影响较小。DSP 的 I/O 口输出电流非常小,所以需要在 I/O 口和切入开关 S 之间加入一中间级,如图 4 所示。

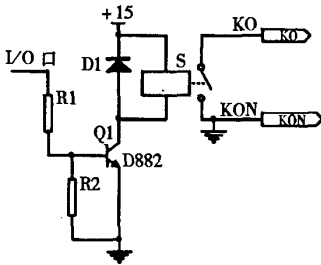


图 4 DSP 的 I/O 接口电路
Fig. 4 The I/O circuit of DSP

图中,当 DSP 的 I/O 口输出高电平时,三极管开通,切入开关 S 闭合。

2.2 并联切入控制系统的方案比较

无互联线逆变器并联切入系统主要包括有无交流母线电压检测与数字锁相环的设计,设计时应注意这两个部分的相互协调,以用最少的资源来实现此功能。通常采用的方案如下:

方案 1:在控制系统中增加一个输出电压有效值传感器,将检测电压处理后送入 DSP 经 A/D 转换后由程序判断此数据量与某一设定值的大小,由此可以确定交流母线有无电压;在此之后再决定是否动用数字锁相实现锁相。

方案 2:不要额外多加传感器,直接利用测量母线电压相位的传感器,用数字芯片采集母线电压一个周期中的 N 个值,然后求取交流母线电压

的有效值,再判断交流母线有无电压;此后锁相的方法同方案 1。

方案 3:图 5 给出了交流母线有电压时锁相的相位差检测示意图。DSP 的事件管理器 EVB 中,定义 T3 作为捕获口 CAP4 和 CAP5 的时间基准。定义计时器 T3 的计时频率为 CPU 时钟频率的 1/64,即为 0.625 MHz。图 5 中 cc4 与 cc5 分别为逆变器输出电压过零和交流母线电压由负变正过零时刻的 T3 计数值。当捕获口 CAP5 检测到上跳沿变化时,程序进入中断,T3 计时器清零并重新从零开始计数。由此可以得出母线的电压周期和两电压之间的相位差:

$$T_M \approx 1/f_M = cc5/625\ 000 \quad (1)$$

式中 f_M 为母线电压频率

$$\theta = \frac{360^\circ(cc5 - cc4)}{cc5} \quad (2)$$

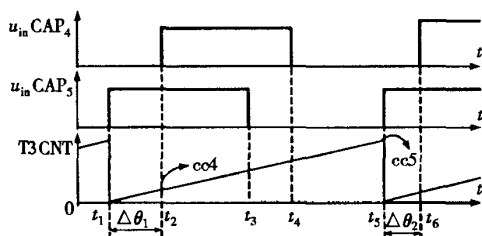


图 5 相位差检测示意图

Fig. 5 The sketch map of the phase difference

由求出的相位差,可以改变逆变器自身的输出频率以实现相位的锁定。

图 5 中, u_{inCAP4} , u_{inCAP5} 为逆变器输出检测电压和交流母线检测电压经过过零比较电路 CAP4 和 CAP5 的输入电压; T3CNT 为计时器 T3 的计数值。

图 6 给出了交流母线没有电压时计时器 T3 的计数情况。由于交流母线没有电压,所以捕获口 CAP5 没有信号输入,那么对应于 CAP5 上升沿跳变的中断程序也就不能被执行。其实交流母线上的电压即为另外的逆变器单元输出电压,其频率范围由下垂公式^[1]决定,这里取 49.95 Hz ~ 50.05 Hz,这样计时器 T3 在一个母线电压周期中最多可以计数为 30E0H。如果程序在一个母线电压周期内没有进入 CAP5 的中断程序,那么 T3 将不会被清零,其计数值也将会超过 30E0H。在程序执行时,设定一计时器的上限值 C_{max} ,如检测到 T3CNT 的值大于 C_{max} ,则就可以认为交流母线

万方数据

没有电压,直接使 I/O 口输出高电平以闭合并联切入开关。

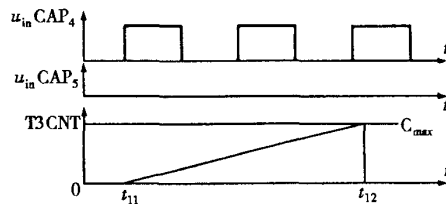


图 6 交流母线无电压时 T3 计数示意图

Fig. 6 The sketch map of T3CNT when there is no voltage in AC generatrix

图中 C_{max} 为预定计时器 T3 的最大计数值。

方案 1 和方案 2 都将检测交流母线有无电压和数字锁相环相互独立开来,而方案 3 将并联切入系统所要做的两项工作融为一体,在不增加硬件的基础上只增加很少的程序,既减少了成本,而且切入系统的快速性也得到了保证。所以本文就采用方案 3 中的方法。

图 7 为并联切入系统的工作流程图。判断出交流母线没有电压或者锁相完成以后,驱动继电器的 I/O 口置高电平并在继电器闭合后,需要将 T3 计时器以及 CAP 口中中断使能屏蔽,因为在逆变器无互联线并联系统中,逆变器之间相位的一致是通过下垂特性保证的。

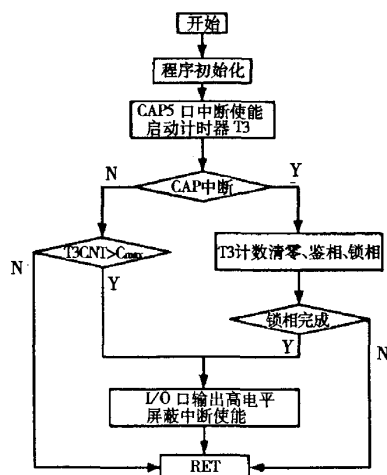


图 7 并联切入系统的工作流程图

Fig. 7 The flow chart of the Cut-in System of Parallel Inverters

3 实验结果分析

基于上述设计方法,在两台 1kVA/110V 逆变

器无线并联系统中进行了验证,其实验波形如图8所示。

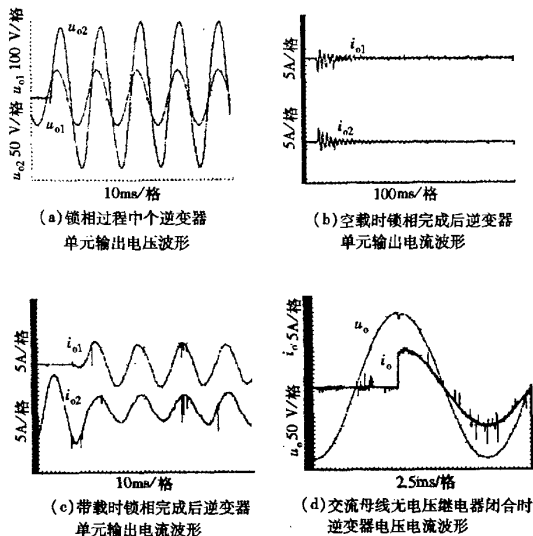


图8 实验结果

Fig.8 The result of the parallel invert system

图8a示出锁相暂态过程中两台逆变器的输出电压波形,从图中可以看出相位跟踪的速度是较快的,四个输出电压周期可以实现 15° 的相位跟踪。图8b和图8c分别为交流母线有电压时并联系统空载和带载时的逆变器单元的输出电流波形图,从图中可以看出,经锁相环锁相的逆变器无线互联线并联系统可以可靠稳定的工作。图8d为并联切入系统在判断出交流母线无电压时,直接使能DSP的I/O口驱动继电器将单台逆变器与交流母线相连,这里波形相当于单台逆变器突加负载时的情况。

4 结论

基于DSP的无互联线逆变器并联的切入系统将判断交流母线有无电压和数字锁相环紧密的结合在一起,这不仅减少了系统的成本投入,而且DSP的程序控制也得到简化,是一种比较经济且简单可靠的控制方法。

参考文献:

- [1] 姜桂宾,裴云庆,杨旭,等. SPWM 逆变电源的无互联信号线并联控制技术研究[J]. 中国电机工程学报,2003,23(12):94-98.
- [2] Changjiang Zhan, Fitzer C, Ramachandramurthy V. K. Software phase - locked loop applied to dynamic voltage restorer (DVR)[A]. Power Engineering Society Winter Meeting, 2001. IEEE:1033-1038.
- [3] 段善旭,刘邦银,毛谷雨,等. 一种 UPS 的无互联线并联控制技术研究[J]. 电工电能新技术,2004(2):1-4.
- [4] 阚加荣,谢少军. 无互联线逆变器并联系统中数字锁相环的设计[J]. 电力电子技术,2007,41(4):37-39.
- [5] 阚加荣,谢少军. 提高无互联线逆变器并联稳定性的一种功率运算方法[J]. 电工技术学报,2007,22(3):85-90.

Design of Cut - in System of the Parallel Inverters without Control Interconnection Based on Droop Characteristic

KAN Jia-rong, WU Yun-ya

(School of Electronics, Yancheng Institute of Technology, Jiangsu Yancheng 224051, China)

Abstract: Judging whether the AC generatrix has electrification or not must be done before inverter unit cut in the parallel system. If there is voltage in the AC generatrix, then the inverter unit can parallel with other inverters directly; if there is no voltage in the AC generatrix, the working of phase-lock between the inverter unit and the system must be done before inverter unit cut in the parallel system. In this paper, based on the analysis of the traditional method that judges the AC generatrix whether has electrification or not, a new way is proposed. The new way combines with the DPLL (digital phase - locked loop), which is greatly saved hardware cost and software resource.

Keywords: inverter; parallel operation; cut - in system; digital phase - locked loop

(责任编辑:沈建新;校对:范大和)