

基于 MSP430F149 与 AD9850 的信号发生器设计

周 锋^{1,2}, 卞金洪¹, 曹 瑞¹

(1. 盐城工学院 信息工程学院, 江苏 盐城 224051; 2. 东南大学 信息科学与工程学院, 江苏 南京 210096)

摘要:频率合成技术是目前研制信号源的关键技术介绍了一种基于直接数字频率合成技术的信号源的实现。选用 DDS 专用芯片 AD9850 与 MSP430F149 单片机, 并详细介绍了信号产生模块、人机交互模块和控制与数据处理模块的设计与实现, 并给出了软件控制框图。该信号发生器具有结构简单、性能优良、使用方便、制作成本低廉等优点。

关键词: MSP430F149; DDS; 信号源; AD9850

中图分类号: TN741

文献标识码: A

文章编号: 1671-5322(2010)04-0041-04

直接数字频率合成器的基本结构由 J. Tierney 在 1971 年首次提出。限于当时的技术和器件水平, 它的性能指标尚不能与当时已有技术相比, 故未受到重视。近年来随着数字集成电路和微电子技术的进步, 这种结构独特的频率合成技术得到了飞速的发展。它是继模拟直接频率合成和间接频率合成之后发展起来的第三代频率合成技术。该技术在相对带宽、频率转换时间、相位连续性、正交输出、高分辨力以及集成化等一系列性

能指标已远远超过了传统的频率合成技术所能达到的水平^[1-2]。

1 DDS 的基本原理

直接数字频率合成器的基本原理如图 1 所示。DDS 是利用采样定理, 根据相位间隔对正弦信号进行取样、量化、编码, 然后数据储存在数据存储器中, 构成一个波形数据查询表, 通过查表法产生波形^[3]。

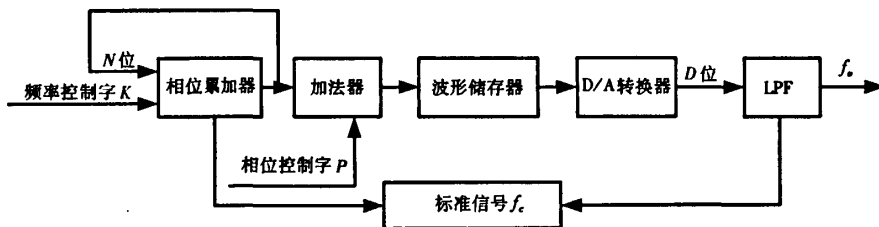


图 1 DDS 原理框图

Fig. 1 Basic block diagram of DDS

图 1 中 f_c 为参考时钟频率, N 为相位累加器的字长, D 为 ROM 数据位及 D/A 转换器的字长。相位累加器在时钟 f_c 的控制下以步长 K 做累加, 输出的 N 位二进制码与相位控制字 P 相加后作为波形 ROM 的地址, 对波形 ROM 进行寻址, 波形 ROM 输出 D 位的幅度码 $S(n)$ 经 D/A 转换器变成阶梯波 $S(t)$, 再经过低通滤波器平滑后就可以得到合成的信号波形。合成的信号波形形状取

决于波形 ROM 中存放的幅度码, 因此用 DDS 可以产生任意波形。频率控制字 K 也叫相位增量。DDS 的输出频率 f_o 的方程为

$$f_o = \frac{f_c \cdot K}{2^N}$$

当 $K = 1$ 时, DDS 输出最低频率(也即频率分辨率)为 $f_c/2^N$, 而 DDS 的最大输出频率由 Nyquist 采样定理决定, 即 $f_c/2$, 也就是说 K 的最大值为

收稿日期: 2010-11-01

作者简介: 周锋(1981-), 男, 江苏盐城人, 助教, 硕士生, 主要研究方向为信息与信号处理、智能仪器仪表。

2^{N-1} 。但由于低通滤波器的非理想特性及高端信号频谱恶化的限制,工程上可实现的 DDS 的最大输出频率一般为 $2f_c/5$ 。

2 硬件电路设计

本文介绍了一种利用 TI 公司 16 位低功耗单片机 MSP430F149 控制直接数字频率合成芯片 AD9850,实现波形输出的方法。该系统可以输出连续的正弦波、方波、三角波等波形,且频带较宽、频率稳定度高,波形良好。

2.1 AD9850 芯片介绍

AD9850 采用 CMOS 工艺,其功耗在 3.3 V 供电时仅为 155 mW,工作温度范围为 $-40 \sim 80^\circ\text{C}$,采用 28 脚 SSOP 贴片封装形式。AD9850 内含可编程 DDS 系统和高速比较器,能实现全数字编程控制的频率合成。AD9850 对输入的标准正弦波,进行直接数字合成。输入参考频率最高为 $f_c = 125\text{ MHz}$,可生成 $0 \sim f_c/2$ 范围内的任意频率正弦波和方波。在 125 MHz 的时钟下,32 位的频率控制字可使 AD9850 的输出频率分辨率达 0.0291 Hz;并具有 5 位相位控制位,而且允许相位按增量 $180^\circ, 90^\circ, 45^\circ, 22.5^\circ, 11.25^\circ$ 或这些值的组合进行调整^[4]。

2.2 系统框图

DDS 信号发生器系统框图如图 2 所示。本系统采用 50 Mhz 的基准晶振,可以产生频率、幅度可调的正弦波、方波、三角波,信号最高输出频率可以达到 $20\text{ Mhz}(2f_c/5)$ 。

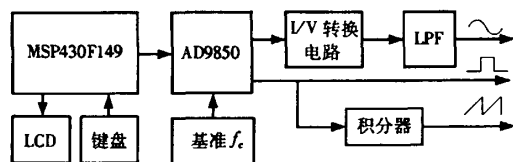


图 2 系统框图

Fig. 2 Basic block diagram of system

2.3 MSP430F149 与 AD9850 的接口连接

本系统选用 TI 公司 MSP430 列超低功耗的 MSP430F149 单片机作为主控芯片。该芯片具有丰富的片上外围模块,所需外部元件较少,具有较高的性价比。它是由 2 个 16 位定时器、8 路快速 12 位 A/D 转换器、2 个通用串行同步/异步通信信号接口(USART)和 48 个 I/O 引脚等构成的微控制器。MSP430 系列单片机是超低功耗的微控

制器,有活动模式(AM)和 5 种低功耗模式(LPM0 ~ LPM4),可灵活实现低功耗操作,供电电压 JP 范围为 $1.8 \sim 3.6\text{ V}$,能更好的适应电池直接供电。

AD9850 控制字的写入方式有串行和并行两种。并行写入方式的优点是数据传输的速度快,能够提升整个系统的处理速度,但占用较多的单片机的 I/O 口资源。与并行方式相比,串行写入方式在数据传输的速度上要慢些,但它更大优点是能节省 I/O 口资源。因 MSP430F149 的 I/O 口资源较多,并为了充分发挥 DDS 芯片的高速性能,我们选择并行方式。

2.4 I/V 转换电路

由于 AD9850 的输出信号为 I_{OUT} 和 $\overline{I_{OUT}}$ 组成的差分电流信号,为了与低通滤波器接口,必须转化为电压信号。因为 DDS 输出的电流信号最高频率为 20 MHz,带宽较宽,因此 I/V 转换电路需要有较高的带宽。我们利用宽带运算放大器 AD8057 构成电流-电压转换电路,AD8057 的带宽为 325 MHz,完全满足 20 MHz 带宽的要求。将其转化为单端电压输出。电流-电压转换电路如图 3 所示。

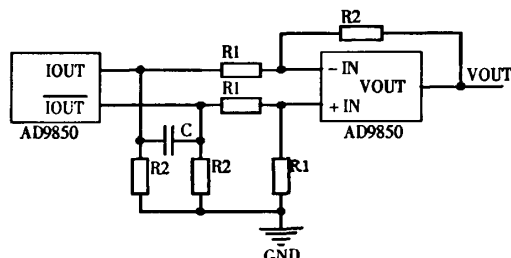


图 3 I/V 转换电路

Fig. 3 Transform circuit of I/V

2.5 低通滤波器设计

低通滤波器是信号 DDS 信号发生器中信号调理电路的重要组成部分。滤波电路的设计主要从 DDS 系统输出信号的频谱结构和滤波器本身的传输特性这两方面来考虑。滤波器的设计采用工作参数设计法,也称为网络综合法。该方法包括 3 个步骤:(1)规定一个理想的衰减特性;(2)用一个可实现的有理函数来逼近这个特性;(3)应用网络综合理论,把这个函数综合成一个实际网络。按此方法设计出来的滤波器特性很好,节省器件,且又符合实际情况,能使实际特性与预先规定的十分接近^[4]。低通滤波器的设计尤为重

要,其性能的优劣对输出信号的质量起着重要的作用。这里我们设计了频带宽度为 20 MHz 的 5 阶巴特沃斯低通滤波器,其电路图如图 4 所示。

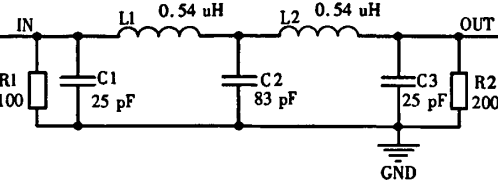


图 4 低通滤波器电路
Fig. 4 Low-pass filter circuits

3 系统软件设计

图 5 为系统软件算法流程图。系统软件设计核心问题是如何计算 DDS 的频率控制字,并把频率控制字输入到 AD9850。我们是将键盘输入频率设定值,并通过 MSP430F149 计算,转换为频率控制字,将此频率控制字写入 AD9850。

图 5 为系统软件算法流程图。系统开机后首先进行初始化,包括 MSP430F149 初始化及液晶显示屏的初始化。然后设定输出频率,由 MSP430F149 根据公式 $f_o = K \cdot f_c / 2^N$ (f_o 为输出频率,即键盘设定的频率值; K 为频率控制字; f_c 为外部参考时钟,系统选用 50 MHz 外部晶振; N 为相位寄存器的位数,等于 32) 计算频率控制字 K : $K = f_o \cdot 2^{32} / f_c = f_o \cdot 8\,589.9$ 。计算出 K 后,转换为 40 位控制字,(AD9850 有 40 位控制字,32 位用于频率控制,5 位用于相位控制,1 位用于电源休眠控制,2 位用于选择工作方式)。MSP430F149 再把计算出来的 40 位控制字通过图 4 所示的时序,在 5 个时钟周期送给 AD9850。AD9850 在接收完成后,FQ_UP 由低电平变成高

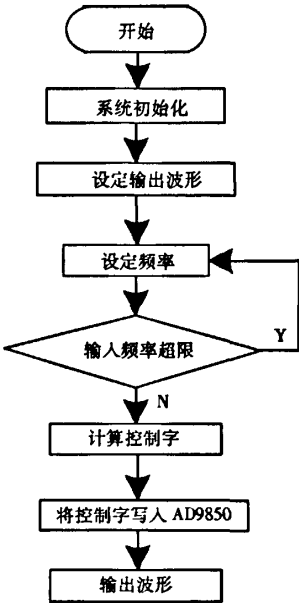


图 5 系统软件算法流程图
Fig. 5 Software algorithm flowchart

电平后输出相应的设定波形。

4 测量数据分析

根据系统设计的思路,进行硬件电路搭建、硬件调试、软件调试、样机联调。输出波形使用泰克 TDS 1012B 型数字示波器进行测试。我们对输出波形数据进行分析,分别选取频率为 100 Hz、500 Hz、1 kHz、10 kHz、100 kHz、1 MHz、5 MHz、10 MHz、20 MHz 的波形进行测试,实际输出频率及相对误差如表 1 所示^[5]。从表 1 中我们可以看出该系统的测试点频率最大误差小于 1%,系统性

表 1 系统测试数据
Table 1 Testing data of system

预置频率	单位	实际输出频率					
		正弦波	相对误差	方波	相对误差	三角波	相对误差
100	Hz	99.800	0.20%	99.700	0.30%	99.900	0.10%
500	Hz	499.300	0.14%	499.500	0.10%	499.400	0.12%
1	kHz	0.995	0.50%	0.996	0.40%	0.998	0.20%
10	kHz	9.980	0.20%	9.970	0.30%	9.990	0.10%
100	kHz	99.500	0.50%	99.600	0.40%	99.700	0.30%
1	MHz	1.002	0.20%	0.997	0.30%	1.000	0.00%
5	MHz	4.980	0.40%	4.970	0.60%	4.960	0.80%
10	MHz	9.970	0.30%	9.980	0.20%	9.960	0.40%
20	MHz	19.950	0.25%	19.960	0.20%	19.940	0.30%

能优良,完全满足我们设计要求。

5 结束语

本文主要介绍了一种以 AD9850 与 MSP430F149 为主要器件,实现基本信号波形输出的一种方法并给出了系统的输出波形及测试数

据分析。该系统经过反复测试,能够输出 0 ~ 20 MHz 连续可调的正弦波、方波、三角波等波形,且波形参数良好。直接数字频率合成(DDS)技术具有高速频率转换、高分辨率、高稳定度、低相位噪声,输出信号易数字式调制等特点,其诸多优点使其逐渐成为未来函数信号发生器的发展方向。

参考文献:

- [1] 王兵. 频率合成技术发展浅析[J]. 电子信息对抗技术, 2009(3): 77 - 80.
- [2] 冯源. 现代频率合成技术的发展与趋势[J]. 电子对抗, 2010(3): 56 - 59.
- [3] 宋晓梅. 基于 FPGA 的 DDS 激励信号源的设计[J]. 西安工程大学学报, 2010(4): 27 - 31.
- [4] 肖汉波. 一种基于 DDS 芯片 AD9850 的信号源[J]. 电讯技术, 2003(2): 26 - 29.
- [5] 游丽萍, 黄建国. 基于 FPGA 和 AD9951 的可编程信号源[J]. 仪表技术与传感器, 2008(4): 44 - 47.

Signal Generator Based On AD9850 and MSP430F149

ZHOU Feng^{1,2}, BIAN Jin-hong¹, CAO Rui¹

(1. YanCheng Institute of Technology, College of Information Engineering, Jiangsu Yancheng 224051, China;
2. College of Information Science and Engineering, Southeast University, Jiangsu NanJing 210096, China)

Abstract: Frequency synthesizer technology is a key to the development of signal generator. This paper introduces a signal generator based on direct digital frequency synthesizer technology. Special DDS chip - AD9850 and MSP430F149 are selected for signal generation. Details are given to the design of the module for signal generation, module for man - machine interface and module for control and data process. Because of the advantages of simple structure, excellent performance, easy to use, low production cost it is suitable for teaching, research and production needs of the market.

Keywords: MSP430F149; DDS; Signal source; AD9850

(责任编辑:沈建新;校对:张英健)